

CERTIFIED COPY OF
PRIORITY DOCUMENT

日本国特許庁
JAPAN PATENT OFFICE

4
2-12-02

RS
J1017 U.S. PRO
09/943362

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年 8月31日

出願番号
Application Number:

特願2000-264036

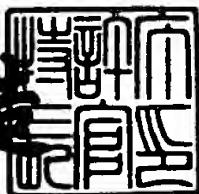
出願人
Applicant(s):

ソニー株式会社

2001年 5月30日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3048136

【書類名】 特許願
【整理番号】 0000520902
【提出日】 平成12年 8月31日
【あて先】 特許庁長官殿
【国際特許分類】 H03M 13/23
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 桑添 泰嘉
【特許出願人】
【識別番号】 000002185
【氏名又は名称】 ソニー株式会社
【代表者】 出井 伸之
【代理人】
【識別番号】 100082131
【弁理士】
【氏名又は名称】 稲本 義雄
【電話番号】 03-3369-6479
【手数料の表示】
【予納台帳番号】 032089
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9708842
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ復調装置および方法

【特許請求の範囲】

【請求項1】 複数のデータレートのうち任意のデータレートの受信データを受信し、ブラインドトランSPORTフォーマット検出法に基づいて復調処理するデータ復調装置において、

前記受信データを先頭ビットから順次ビタビ復号するビタビ復号手段と、

前記ビタビ復号手段により前記受信データを先頭ビットから順次ビタビ復号した場合に、所定の前記データレートのエンドビットポジション毎に得られるエンドビットポジション判定データを順次抽出するエンドビットポジション判定データ抽出手段と、

前記エンドビットポジション判定データ抽出手段により順次抽出されたエンドビットポジション判定データに基づいて、前記受信データのデータレートを判定するデータレート判定手段と

を備えることを特徴とするデータ復調装置。

【請求項2】 前記エンドビットポジションデータ抽出手段により順次抽出されたエンドビットポジション判定データを記憶するエンドビットポジション判定データ記憶手段をさらに備える

ことを特徴とする請求項1に記載のデータ復調装置。

【請求項3】 前記ビタビ復号手段は、前記受信データの複数ビットを1ステップでビタビ復号する

ことを特徴とする請求項1に記載のデータ復調装置。

【請求項4】 前記受信データのうちの、前記エンドビットポジションとなりうるビットが、前記ビタビ復号手段により1ステップでビタビ復号される複数ビットの最終ビットではない場合、前記ビタビ復号手段は、1ステップでビタビ復号する前記受信データのうち、先頭から前記エンドビットポジションとなりうるビットまでの前記受信データをビタビ復号し、その後、前記複数ビットの最終ビットまでの前記受信データをビタビ復号する

ことを特徴とする請求項3に記載のデータ復調装置。

【請求項5】 前記ビタビ復号手段によりビタビ復号されたデータを記憶するビタビ復号データ記憶手段をさらに備え、

前記受信データのうちの、前記エンドビットポジションとなりうるビットが、前記ビタビ復号手段により1ステップでビタビ復号される複数ビットの最終ビットではない場合、前記ビタビ復号手段が、1ステップでビタビ復号する前記受信データのうち、先頭から前記エンドビットポジションとなりうるビットまでの前記受信データをビタビ復号するとき、前記ビタビ復号データ記憶手段は、前記ビタビ復号された前記受信データの記憶が禁止される

ことを特徴とする請求項4に記載のデータ復調装置。

【請求項6】 前記エンドビットポジション判定データは、最大バスメトリック値、最小バスメトリック値、ゼロステートバスメトリック値、および、ゼロステートバスメモリデータを含む

ことを特徴とする請求項1に記載のデータ復調装置。

【請求項7】 複数のデータレートのうち任意のデータレートの受信データを受信し、ブラインドトランSPORTポートフォーマット検出法に基づいて復調処理するデータ復調装置のデータ復調方法において、

前記受信データを先頭ビットから順次ビタビ復号するビタビ復号ステップと、

前記ビタビ復号ステップの処理で前記受信データを先頭ビットから順次ビタビ復号した場合に、所定の前記データレートのエンドビットポジション毎に得られるエンドビットポジション判定データを順次抽出するエンドビットポジション判定データ抽出ステップと、

前記エンドビットポジション判定データ抽出ステップの処理で順次抽出されたエンドビットポジション判定データに基づいて、前記受信データのデータレートを判定するデータレート判定ステップと

を含むことを特徴とするデータ復調方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、データ復調装置および方法に関し、特に、ビタビ復号処理を用いた

受信データのデータレートを高速に判定できるようにしたデータ復調装置および方法に関する。

【0002】

【従来の技術】

データレートが複数存在する通信系におけるデータレート判定方法として、ブラインドトランスポートフォーマット検出法と呼ばれるものが知られている。

【0003】

ブラインドトランスポートフォーマット検出法では、以下のようにデータレートが判定される。

【0004】

すなわち、複数のデータレートが存在する通信系において、データ復調装置は、データを受信した時点では、データレートを認識することができない（あり得るデータレートの数は予め規定されているので認識しているが、そのうちのどのデータレートであるのかを認識することができない）。そこで、データ復調装置は、受信したデータをビタビ復号処理し、受信データの先頭から数えてデータレート分の終端となる可能性のある終端ビット（End Bit Position） n_{end} のデータ毎に、最大パスメトリック値、最小パスメトリック値、および、ゼロステートパスメトリック値を求め、以下の式（1）に示すS値（関数 $S(n_{end})$ で示す値）を演算する。

【0005】

$$S(n_{end}) = 10 \log \left(\left(a_0(n_{end}) - a_{\min}(n_{end}) \right) / \left(a_{\max}(n_{end}) - a_{\min}(n_{end}) \right) \right) \quad \dots (1)$$

【0006】

ここで、 $a_{\max}(n_{end})$ はその終端ビット n_{end} における最大パスメトリック値、 $a_{\min}(n_{end})$ は終端ビット n_{end} における最小パスメトリック値、および、 $a_0(n_{end})$ は終端ビット n_{end} におけるゼロステートパスメトリック値である。

【0007】

真の終端ビットの場合、ゼロステートパスメトリック値 $a_0 (n_{end})$ は充分に小さな値となるため、この式（1）に示す S 値は小さな値（負の方向に大きな値）となる。また、真の終端ビットではない場合、ゼロステートパスメトリック値 $a_0 (n_{end})$ は充分に小さな値をとることができないので、S 値は小さな値とはならない。

【0008】

そこで、この関係を利用して、所定の終端ビット n_{end} で演算された S 値と所定の閾値 D を比較し、以下の式（2）の関係を満たさない場合、その終端ビット n_{end} は真の終端部ではないものとみなし、他の終端ビットの S 値を判定する。

【0009】

$$S (n_{end}) \leq D \dots (2)$$

【0010】

ここで、閾値 D は、初期値として比較的大きな値に設定されている。

【0011】

上記の式（2）を満たす場合、データ復調装置は、ゼロステートパスメモリデータから CRC (Cyclic Redundancy Check) のチェックを実行し、エラーではないと判定されたとき、その時点の終端部の S 値を閾値 D に設定する。この操作が繰り返され、最終的に最小となる S 値をとる終端部 n_{end} が（先頭データから終端部 n_{end} までのデータ長が）データレートとして検出される。

【0012】

例えば、データ復調装置が、図 1 に示すような受信データを受信したとする。図 1 の受信データは、可変長のデータ部 (Data with variable number of bits) 1、CRC部 (CRC) 2、および、空データ部 (Empty) 3 から構成されている。

【0013】

図 1 に示すように、可能性のある終端ビット n_{end} が終端ビット E 1 乃至 E 4 であったとする（受信データの先頭（図中左端）から終端ビット E 1, E 2, E 3、または E 4 までの 4 つのデータレートが設定されていたものとする）と、デ

ータ復調装置は、各終端ビットE 1乃至E 4毎に、そのS値をそれぞれ求め、上記のように閾値との比較を繰り返していく。図1の例においては、終端ビットE 3がCRC部の切れ目となっており、ここが真の終端ビットとなる。従って、終端ビットE 3においてS値は最小となることになり、結果として、受信したデータの先頭から終端ビットE 3までのデータ長がデータレートとして判定されることになる。

【0014】

【発明が解決しようとする課題】

ところで、上記のブラインドトランスポートフォーマット検出法において、可能性のある各終端ビットの最大パスメトリック値 $a_{\max}(n_{\text{end}})$ 、最小パスメトリック値 $a_{\min}(n_{\text{end}})$ 、および、ゼロステートパスメトリック値 $a_0(n_{\text{end}})$ を演算する場合、先頭ビットから終端となる可能性のある全ての終端ビットまでのビタビ復号処理が繰り返されることになる。

【0015】

すなわち、例えば、図2に示すように、図2中の最上段の終端ビットE 1における最大パスメトリック値 $a_{\max}(E 1)$ 、最小パスメトリック値 $a_{\min}(E 1)$ 、および、ゼロステートパスメトリック値 $a_0(E 1)$ を求める場合、図中最上段の先頭ビット0から終端ビットE 1までの各ビットについてビタビ復号処理がなされる。

【0016】

また、図2中の上から2段目の終端ビットE 2における最大パスメトリック値 $a_{\max}(E 2)$ 、最小パスメトリック値 $a_{\min}(E 2)$ 、および、ゼロステートパスメトリック値 $a_0(E 2)$ を求める場合、図2中上から2段目の先頭ビット0から終端ビットE 2までの各ビットについてビタビ復号処理がなされる。

【0017】

図2に示すように、n個のビットレートが設定されていた場合、このようなビタビ復号処理が繰り返され、各終端ビットE 1乃至E nにおける最大パスメトリック値 $a_{\max}(E n)$ 、最小パスメトリック値 $a_{\min}(E n)$ 、および、ゼロステートパスメトリック値 $a_0(E n)$ が求められ、各S値が比較されて、先頭ビッ

トから S_{min} に相当する終端ビット E nまでのデータ長がビットレートととして判定されることになる。

【0018】

しかしながら、このような手法によりビタビ復号処理を実行して、ビットレート判定を行うと、可能性のある終端ビットの数だけ（設定されているデータレートの数だけ）同様のビタビ復号処理を繰り返す必要があるため、真の終端ビットを検出するまでの演算に時間がかかりすぎてしまい、結果としてビットレートの判定に時間がかかるってしまうという課題があった。

【0019】

また、この課題を解消させるため、複数のビタビ復号器を用いて、上記のビタビ復号処理を並列処理することにより、演算処理を高速化させるという方法も考えられるが、そのようにすると、装置規模が大きくなり、それと共にコストも増大してしまうと言う課題があった。

【0020】

本発明はこのような状況に鑑みてなされたものであり、簡単な装置構成で、ビタビ復号処理による受信データのビットレートを高速に判定できるようにするものである。

【0021】

【課題を解決するための手段】

本発明のデータ復調装置は、受信データを先頭ビットから順次ビタビ復号するビタビ復号手段と、ビタビ復号手段により受信データを先頭ビットから順次ビタビ復号した場合に、所定のデータレートのエンドビットポジション毎に得られるエンドビットポジション判定データを順次抽出するエンドビットポジション判定データ抽出手段と、エンドビットポジション判定データ抽出手段により順次抽出されたエンドビットポジション判定データに基づいて、受信データのデータレートを判定するデータレート判定手段とを備えることを特徴とする。

【0022】

前記エンドビットポジションデータ抽出手段により順次抽出されたエンドビットポジション判定データを記憶するエンドビットポジション判定データ記憶手段

をさらに設けるようにすることができる。

【0023】

前記ビタビ復号手段には、受信データの複数ビットを1ステップでビタビ復号させるようにすることができる。

【0024】

前記エンドビットポジションとなりうるビットが、ビタビ復号手段により1ステップでビタビ復号される複数ビットの最終ビットではない場合、ビタビ復号手段には、1ステップでビタビ復号する受信データのうち、先頭からエンドビットポジションとなりうるビットまでの受信データをビタビ復号し、その後、複数ビットの最終ビットまでの受信データをビタビ復号させるようにすることができる。

【0025】

前記ビタビ復号手段によりビタビ復号されたデータを記憶するビタビ復号データ記憶手段をさらに設けるようにすることができ、エンドビットポジションとなりうるビットが、ビタビ復号手段により1ステップでビタビ復号される複数ビットの最終ビットではない場合、ビタビ復号手段が、1ステップでビタビ復号する受信データのうち、先頭からエンドビットポジションとなりうるビットまでの受信データをビタビ復号するとき、ビタビ復号データ記憶手段には、ビタビ復号された受信データの記憶を禁止するようにすることができる。

【0026】

前記エンドビットポジション判定データには、最大パスメトリック値、最小パスメトリック値、ゼロステートパスメトリック値、および、ゼロステートパスメモリデータを含ませるようになることができる。

【0027】

本発明のデータ復調方法は、受信データを先頭ビットから順次ビタビ復号するビタビ復号ステップと、ビタビ復号ステップの処理で受信データを先頭ビットから順次ビタビ復号した場合に、所定のデータレートのエンドビットポジション毎に得られるエンドビットポジション判定データを順次抽出するエンドビットポジション判定データ抽出ステップと、エンドビットポジション判定データ抽出ステ

ップの処理で順次抽出されたエンドビットポジション判定データに基づいて、受信データのデータレートを判定するデータレート判定ステップとを含むことを特徴とする。

【0028】

本発明のデータ復調装置および方法においては、受信データが先頭ビットから順次ビタビ復号され、受信データを先頭ビットから順次ビタビ復号した場合に、所定のデータレートのエンドビットポジション毎に得られるエンドビットポジション判定データが順次抽出され、順次抽出されたエンドビットポジション判定データに基づいて、受信データのデータレートが判定される。

【0029】

【発明の実施の形態】

図3は、本発明に係るデータ復調装置の一実施の形態の構成を示す図である。このデータ復調装置は、複数のデータレートが存在する通信系のデータ復調装置であり、受信データのデータレートを判定し、正しいデータレートで受信データを復号し、図示せぬ後段の装置に出力する。受信データ用メモリ11は、制御部12の指令に基づいて、図示せぬアンテナや復調器を介して入力された受信データを一時的に記憶し、制御部12の指令に基づいて所定のビット数毎に受信データ制御部13に出力する。

【0030】

制御部12は、図示せぬCPU (Central Processing Unit)、ROM (Read Only Memory)、および、RAM (Random Access Memory)、または、論理回路などから構成され、データ復調装置の全体の動作を制御する。また、制御部12は、内部にカウンタを持ち、受信データ用メモリ11に入力された受信データをビット単位でカウントして記憶し、この受信データのカウンタ値に基づいて、各種の処理を実行する。さらに、制御部12は、上記のS値のカウンタやデータレート検出用のデータレートのカウンタをも内蔵している。

【0031】

受信データ制御部13は、受信データ用メモリ11より入力された受信データを、制御部12の指令に基づいてACS (Add Compare Select) 回路14に供給す

る。また、受信データ制御部13は、必要に応じて、受信データにマスク処理（受信データの一部を0にする処理）を施し、ACS回路14に受信データを供給する。尚、受信データ制御部13の受信データのマスク処理については詳細を後述する。

【0032】

ACS回路14は、制御部12の指令に基づいて、受信データ制御部13より入力された受信データに、パスマトリックパスメモリ用メモリ15に記憶された処理済のデータを用いて、加算、比較、および、選択といった処理、すなわち、ビタビ復号処理を施し、その処理結果をパスマトリックパスメモリ用メモリ15に出力し記憶させる。また、ACS回路14は、EBP(End Bit Position)、すなわち、受信データの先頭ビットからデータレート分の最終ビットとなる可能性のあるビットの最大パスマトリック値、最小パスマトリック値、ゼロステートパスマトリック値、および、ゼロステートパスメモリデータをEBP用メモリ16に記憶させる。尚、ACS回路14は、1ステップで複数ビットのビタビ復号処理を実行する。

【0033】

パスマトリックパスメモリ用メモリ15は、制御部12の指令に基づいて、ACS回路14より入力されたビタビ復号処理された復号データを記憶すると共に、データレートが判定された後、正しいデータレートにおける復号データを図示せぬ後段の装置に出力する。また、パスマトリックパスメモリ用メモリ15は、既に、ビタビ復号されているデータを、次の受信データのビタビ復号に必要なデータとしてACS回路14に供給する。

【0034】

CRC(Cyclic Redundancy Check)回路17は、EBP用メモリ16に記憶されたゼロステートパスメモリデータとパスマトリックパスメモリ用メモリ15に記憶されているゼロステートパスメモリデータの前に位置する既復号データを用いてCRC計算を行い、いわゆる、CRCチェックを実行し、受信データの誤りの有無を判定し、その結果を0または1のフラグとして制御部12に出力する。

【0035】

次に、図4に示す受信データを、ACS回路14が1ステップのビタビ復号で3ビットずつ処理する場合のデータ復調装置の動作について、図5のフローチャートを参照して説明する。尚、以下の説明において、 r は、1ステップで同時にビタビ復号できるビット数を示しており、従って、今の場合、 $r = 3$ である。また、カウンタ値と受信データのビット数は対応するものとし、例えば、カウンタ値Mに対応する受信データのビットは、ビットM（以下、これを、受信データMとも称する）とする。さらに、図4に示す受信データのうち、EBPの可能性のあるデータについては、丸印をつけて示しており、それぞれ受信データE1乃至Enとして示している。

【0036】

ステップS1において、制御部12は、内蔵するカウンタを初期化し、それぞれカウンタM=0、 $S_{min}=D$ 、および、データレート=0とする。

【0037】

ステップS2において、受信データ用メモリ11は、受信データを記憶し、制御部12の指令に基づいて、受信データM乃至M+r-1を受信データ制御部13に出力する。すなわち、最初の処理では、カウンタ値はM=0であるので、受信データ用メモリ11は図4に示す受信データ0乃至2（=0+3-1）を受信データ制御部13に出力する。

【0038】

ステップS3において、制御部12は、受信データM乃至M+r-1に、EBPとなる可能性のある受信データ（ビット）が存在するか否かを判定する。すなわち、今の場合、受信データ0乃至2にEBPの可能性のあるデータが存在するか否かが判定される。図4に示すように、データ0乃至2にはEBPとなる可能性のあるデータは存在しないので、その処理は、ステップS4に進む。

【0039】

ステップS4において、受信データ制御部13は、制御部12の指令に基づいて、受信データM乃至M+r-1をACS回路14に出力する。すなわち、今の場合、受信データ制御部13は、受信データ0乃至2をACS回路14に出力する。

【0040】

ステップS5において、ACS回路14は、受信データ制御部13より入力された受信データM乃至M+r-1をビタビ復号処理し、ビタビ復号処理結果をバスメトリックバスメモリ用メモリ15に出力する。従って、今の場合、ACS回路14は、受信データ0乃至2をビタビ復号処理し、ビタビ復号処理結果をバスメトリックバスメモリ用メモリ15に出力する。

【0041】

ステップS6において、制御部12は、カウンタ値Mをrだけ、すなわち、3だけインクリメントし、その処理はステップS2の処理に戻る。

【0042】

ステップS2において、例えば、カウンタ値がM=(E1-2)であった場合、受信データ用メモリ11は、制御部12の指令に基づいて、受信データE1-2乃至E1を受信データ制御部13に出力する。

【0043】

ステップS3において、制御部12は、受信データ用メモリ11より入力された受信データE1-2乃至E1に、EBPとなる可能性のある受信データが存在するか否かを判定する。今の場合、受信データE1はEBPとなる可能性があるので、制御部12は、受信データE1-2乃至E1の範囲にEBPとなる可能性のあるデータが存在すると判定し、その処理は、ステップS7に進む。

【0044】

ステップS7において、制御部12は、受信データM+r-1はEBPとなる可能性のあるデータであるか否かを判定する。すなわち、ステップS7において、制御部12は、図6(A)に示すように、受信データE1-2乃至E1の処理をするとき、EBPとなる可能性のある受信データE1が、ACS回路14の1ステップのビタビ復号処理する最後のデータ(ビット)となっているか否かを判定している。今の場合、受信データM+r-1は、受信データE1となる。受信データE1は、EBPとなる可能性のあるデータである。従って、その処理は、ステップS8に進む。

【0045】

尚、図6(A)は、図4の受信データの先頭ビット付近、および、受信データ

E 1, E 2 付近を拡大した図であり、矢印で示された範囲は、その下に示されたカウンタ値のときにACS回路14により1ステップでビタビ復号処理される受信データの組を示している。また、図6.(B)は、カウンタ値に対応するACS回路14の処理を示している。

【0046】

ステップS8において、受信データ制御部13は、制御部12の指令に基づいて受信データM乃至M+r-1をACS回路14に出力する。今の場合、受信データ制御部13は、受信データE1-2乃至E1をACS回路14に出力する。ステップS9において、ACS回路14は、パスメトリックパスメモリ用メモリ15に記憶された、それまでにビタビ復号処理されているデータを利用して、受信データ制御部13より入力された受信データE1-2乃至E1をビタビ復号処理し、パスメトリックパスメモリ用メモリ15に記憶させると共に、受信データE1の最大パスメトリック値、最小パスメトリック値、ゼロステートパスメトリック値、および、ゼロステートパスメモリデータをEBP用メモリ16に記憶させる。

【0047】

ステップS10において、制御部12は、EBP処理を実行する。

【0048】

ここで、図7のフローチャートを参照して、EBP処理について説明する。

【0049】

ステップ21において、制御部12は、EBP用メモリ16に記憶されているEBPの可能性のある受信データの最大パスメトリック値、最小パスメトリック値、およびゼロステートパスメトリック値をEBP用メモリ16より読み出す。今の場合、制御部12は、受信データE1の最大パスメトリック値、最小パスメトリック値、およびゼロステートパスメトリック値をEBP用メモリ16より読み出す。

【0050】

ステップS22において、制御部22は、読み出した最大パスメトリック値、最小パスメトリック値、およびゼロステートパスメトリック値を用いて上記の式(1)に従って、S値を演算し、内蔵するメモリに記憶させる。

【0051】

ステップS23において、制御部12は、今演算して求められたS値と、これまでに演算され、記憶されていたS値の最小値 S_{min} と比較し、両者の関係が $S < S_{min}$ であるか否かを判定する。比較結果が $S < S_{min}$ である場合、その処理は、ステップS24に進む。尚、S値の最小値 S_{min} の初期値Dは、充分に大きな値とされている。従って、通常、初めて演算されたS値は S_{min} (=D)より小さいと判定される。

【0052】

ステップS24において、制御部12は、CRC回路17より供給されるフラグが、エラーがなかったことを示す1であるか否かを判定する。

【0053】

ここで、図8のフローチャートを参照してCRC回路17の処理について説明する。尚、CRCの処理はEBP処理と平行して実行されている。

【0054】

ステップS31において、CRC回路17は、EBP用メモリ16に記憶されているゼロステートパスメモリデータを抽出する。今の場合、CRC回路17は、EBP用メモリ16に記憶されている受信データE1のゼロステートパスメモリデータを読み出す。

【0055】

ステップS32において、CRC回路17は、受信データE1のゼロステートパスメモリデータに基づいてCRC計算を実行する。ステップS33において、CRC回路17は、演算の結果得られたCRCと、ゼロステートパスメモリデータに含まれるCRCに対応するデータとを比較し、両者が一致するか否か(受信データのエラーの有無)を判定し、受信データにエラーが無かった場合、ステップS34において、制御部12にフラグ=1のCRCの演算結果を供給する(受信データにエラーが無かったことを制御部12に通知する)。ステップS33において、受信データにエラーがあった場合、CRC回路17は、フラグ=0のCRC演算結果を制御部12に供給する(受信データにエラーがあったことを制御部12に通知する)。

【0056】

ここで、図7のフローチャートの説明に戻る。

【0057】

ステップS24において、CRCの計算結果であるフラグが1である場合、すなわち、受信データにエラーがなかった場合、ステップS25において、制御部12は、内蔵するメモリのS値の最小値 S_{min} を、今演算して得られたS値に置き換えて記憶させると共に、受信データの先頭から受信データE1までのデータの長さをデータレートであると判定し、データレートのカウンタ値をE1として、内蔵するメモリに記憶させる。

【0058】

ステップS23において、比較結果が $S < S_{min}$ ではないと判定された場合、このとき、今演算されたS値は、S値の最小値 S_{min} よりも小さくないので、この時点での受信データの終端ビットのデータ、すなわち、今の場合、受信データE1はEBPではないとみなされ、その処理は、図5のフローチャートのステップS11に進む。

【0059】

また、ステップS24において、CRC回路17より入力されたCRCのフラグが0であると判定された場合、制御部12は、受信データにエラーがあったものとみなし、その処理は、図5のフローチャートのステップS11に進む。

【0060】

ここで、図5のフローチャートの説明に戻る。

【0061】

ステップS11において、制御部12は、今処理した受信データE1がEBPとなる可能性のある受信データの最後のもの（最後のEBP）であるか否かを判定し、最後のものであると判定した場合、その処理は、終了され、最後のものではないと判定した場合、その処理は、ステップS6に戻る。

【0062】

例えば、図6（A）に示すカウンタ値がE2-1である場合、すなわち、ACS回路14が1ステップで受信データE2-1乃至E2+1のビタビ復号処理をする場合、ステップS7において、受信データE2+1は、EBPとなる可能性のある受信データではないと判定される。すなわち、EBPとなる可能性のある受信デ

ータE2は、ACS回路14の1ステップのビタビ復号処理する最後のデータとなっていないので、その処理は、ステップS12に進む。

【0063】

ステップS12において、制御部12は、EBPデータ抽出処理を実行する。

【0064】

ここで、図9のフローチャートを参照して、EBPデータ抽出処理について説明する。ステップS41において、制御部12は、ACS回路14より出力されたデータのバスメトリックバスメモリ用メモリ15への書き込み処理を禁止させる。ステップS42において、制御部12は、受信データ制御部13を制御し、受信データ用メモリ11より入力された受信データE2-1乃至E2+1のうち、EBPとなる可能性のある受信データE2より後の受信データをマスク処理して、ACS回路14に出力させる。すなわち、今の場合、受信データE2より後の受信データE2+1のデータがマスク処理され（そのビットの値が0にされ）、ACS回路14に出力される。

【0065】

ステップS43において、ACS回路14は、受信データ制御部13より入力された、受信データE2+1のデータがマスク処理されている受信データE2-1乃至E2+1を、バスメトリックバスメモリ用メモリ15に記憶された、既にビタビ復号処理されたデータを用いてビタビ復号処理し、そのビタビ復号処理結果をバスメトリックバスメモリ用メモリ15に出力し、受信データE2の最大バスメトリック値、最小バスメトリック値、およびゼロステートバスメトリック値をEBP用メモリ16に出力する。このとき、バスメトリックバスメモリ用メモリ15は、書き込みが禁止された状態となっているので、ACS回路14のビタビ復号処理結果は記憶されない。

【0066】

ステップS44において、制御部12は、EBP処理を実行する。尚、EBP処理は、上記の図7のフローチャートを参照して説明した処理と同様であるので、その説明は省略する。

【0067】

ステップS45において、制御部12は、パスメトリックパスメモリ用メモリ15の書き込み禁止状態を解除する。

【0068】

ここで、図5のフローチャートの説明にもどる。

【0069】

ステップS13において、制御部12は、今処理した受信データE2がEBPとなる可能性のある受信データの最後のもの（最後のEBP）であるか否かを判定し、最後のものであると判定した場合、その処理は、終了され、最後のものではないと判定した場合、その処理は、ステップS4の処理に戻る。

【0070】

このとき、ステップS4において、ACS回路14は、受信データ制御部13より入力された受信データE2-1乃至E2+1（マスク処理されていない受信データE2+1を含む）を、パスメトリックパスメモリ用メモリ15に記憶された、それまでビタビ復号処理されているデータを利用してビタビ復号処理し、パスメトリックパスメモリ用メモリ15に出力する。

【0071】

すなわち、ACS回路14により1ステップでビタビ復号処理される受信データの最後にEBPとなる可能性のある受信データが存在しない場合（受信データの最後以外の位置にEBPとなる可能性のあるデータが存在した場合）、ステップS12においてEBPデータ抽出処理、すなわち、今の例では、図6（B）に（E2-1）'として示す処理を施し、EBPとなる受信データまでのデータ（今の例では、受信データE2-1, E2）をビタビ復号処理し、EBP用のビタビ復号データ（今の場合、受信データE2のビタビ復号データ）を求め、EBP用メモリ16に記憶させる。

【0072】

その後、ステップS4において、カウンタ値E2-1に対応する全ての受信データ、すなわち、受信データE2-1乃至E2+1をビタビ復号する処理（図6（B）にE2-1として示す処理）を実行する。つまり、1ステップでビタビ復号処理される受信データの最後以外の位置にEBPとなる可能性のあるデータがあ

る場合、同じカウンタ値の受信データによるビタビ復号処理が2回実施されることになる。

【0073】

この場合、最初のビタビ復号処理(EBPデータ抽出処理)で、パスメトリックパスメモリ用メモリ15の書き込みが禁止されるのは、ACS回路14が、受信データ制御部13より入力された受信データを、パスメトリックパスメモリ用メモリ15に記憶された、それまでにビタビ復号処理されているデータを用いて演算するため、図9のフローチャート中のステップS42の処理のように、EBPとなる受信データより後に存在する受信データをマスクしたデータによるビタビ復号処理結果を、次のステップのビタビ復号処理に使用した場合(例えば、上述のように、受信データE2+1をマスクして(0にして)ビタビ復号処理されたデータを次のビタビ復号に使用した場合)、そのビタビ復号処理においては、不完全なビタビ復号処理結果が使用されることになり、誤差が生じてしまうためである。そこで、次のビタビ復号処理に必要な演算結果を得るために、マスク処理されない受信データにより2回目のビタビ復号処理が実行され、それ以降のビタビ復号処理においては、この2回目のビタビ復号結果が用いられる。

【0074】

尚、以上の説明においては、ACS回路14が1ステップでビタビ復号処理できる受信データ数(入力データ数)を3ビットとし、復号結果のデータ数を1ビットとしたが、受信データ数および復号結果のビット数は、それ以外のビット数であってもよく、例えば、受信データ数を4ビットとして、復号結果を2ビットとするようにしてもよい。

【0075】

以上によれば、簡単な装置構成により、ビタビ復号処理を高速で実行させるようにすることができるので、受信データのデータレートを高速に判定することが可能となる。

【0076】

【発明の効果】

本発明のデータ復調装置および方法によれば、受信データを先頭ビットから順

次ビタビ復号した場合に、所定のデータレートのエンドビットポジション毎に得られるエンドビットポジション判定データを順次抽出し、抽出したエンドビットポジション判定データに基づいて、受信データのデータレートを判定するようにしたので、簡単な装置構成により、ビタビ復号処理による受信データのデータレートを高速に判定することが可能となる。

【図面の簡単な説明】

【図1】

データレート判定を説明する図である。

【図2】

従来のビタビ復号処理を説明する図である。

【図3】

本発明を適用したデータ復調装置の一実施の形態の構成を示すブロック図である。

【図4】

受信データを説明する図である。

【図5】

図3のデータ復調装置の処理を説明するフローチャートである。

【図6】

受信データのビタビ復号処理を説明する図である。

【図7】

図5のステップS10のEBP処理の詳細を説明するフローチャートである。

【図8】

CRCの処理を説明するフローチャートである。

【図9】

図5のステップS12のEBPデータ抽出処理の詳細を説明するフローチャートである。

【符号の説明】

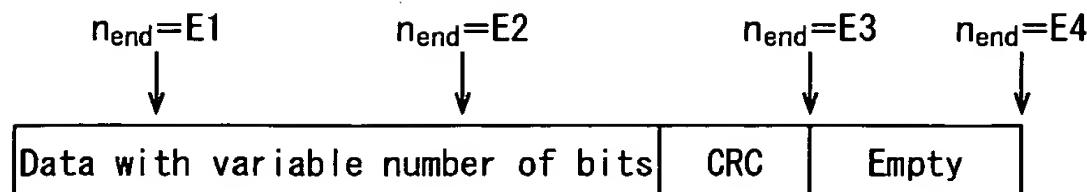
11 受信データ用メモリ, 12 制御部, 13 受信データ制御部, 14
ACS回路, 15 パスマトリックパスマモリ用メモリ, 16 EBPメモリ, 17

特2000-264036

CRC回路

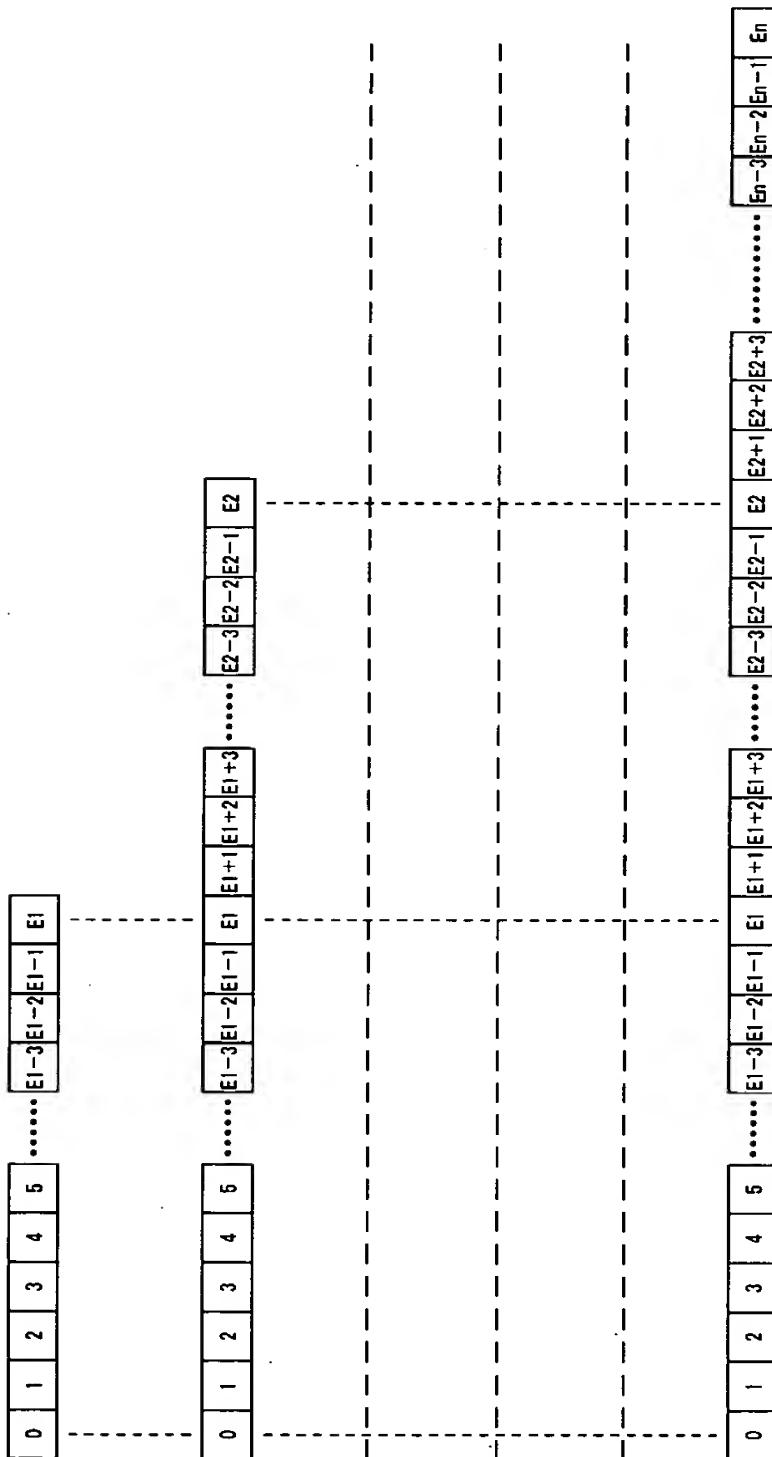
【書類名】図面

【図1】

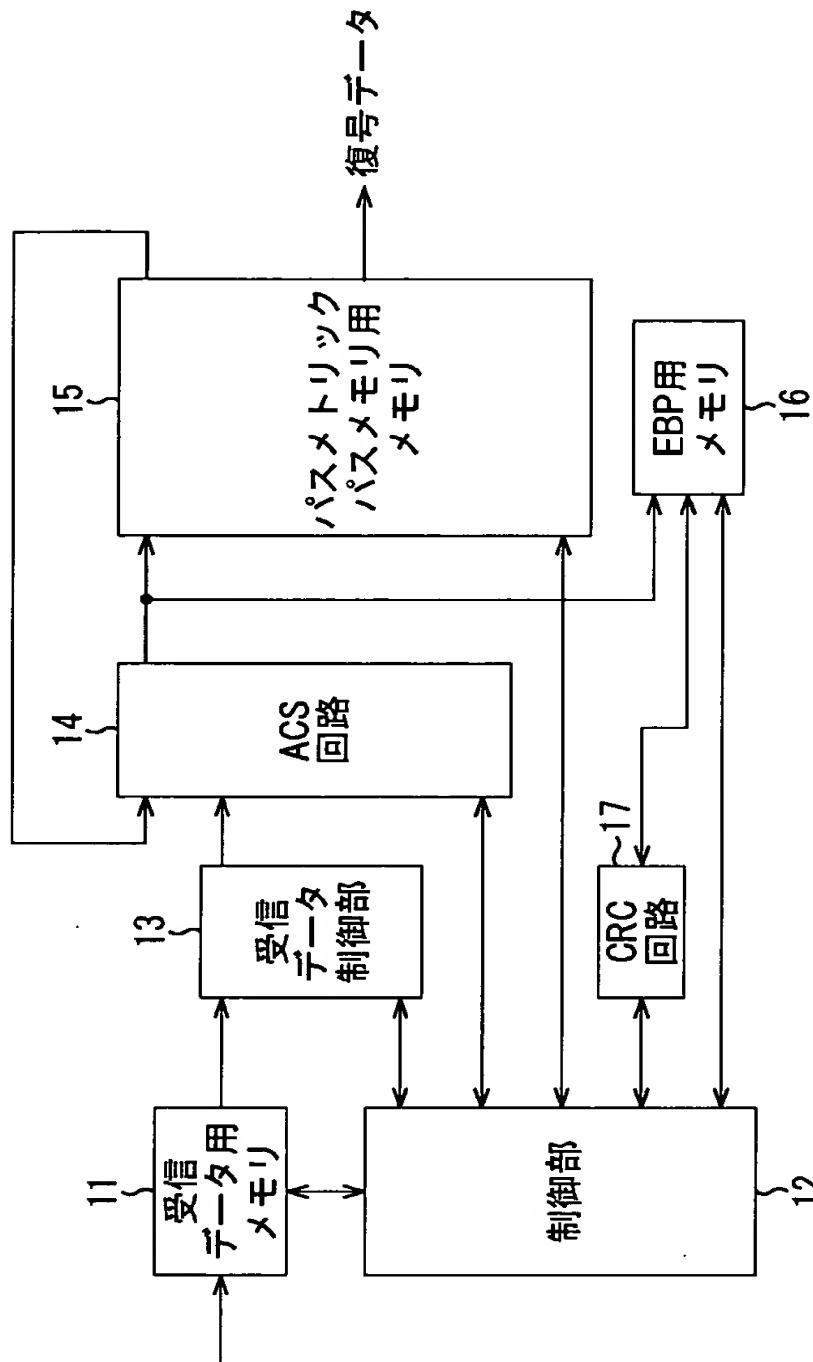


特2000-264036

【図2】



【図3】

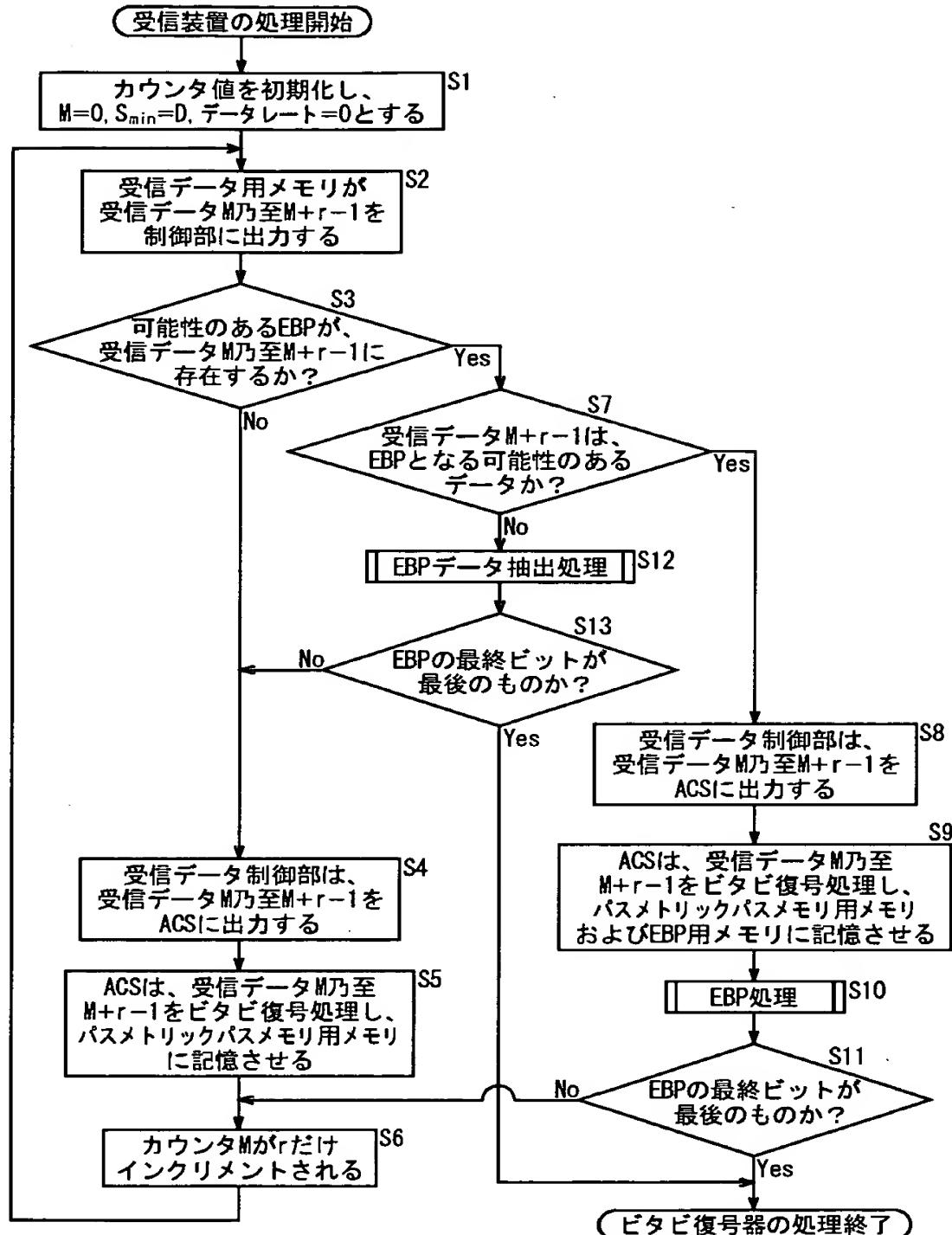


特2000-264036

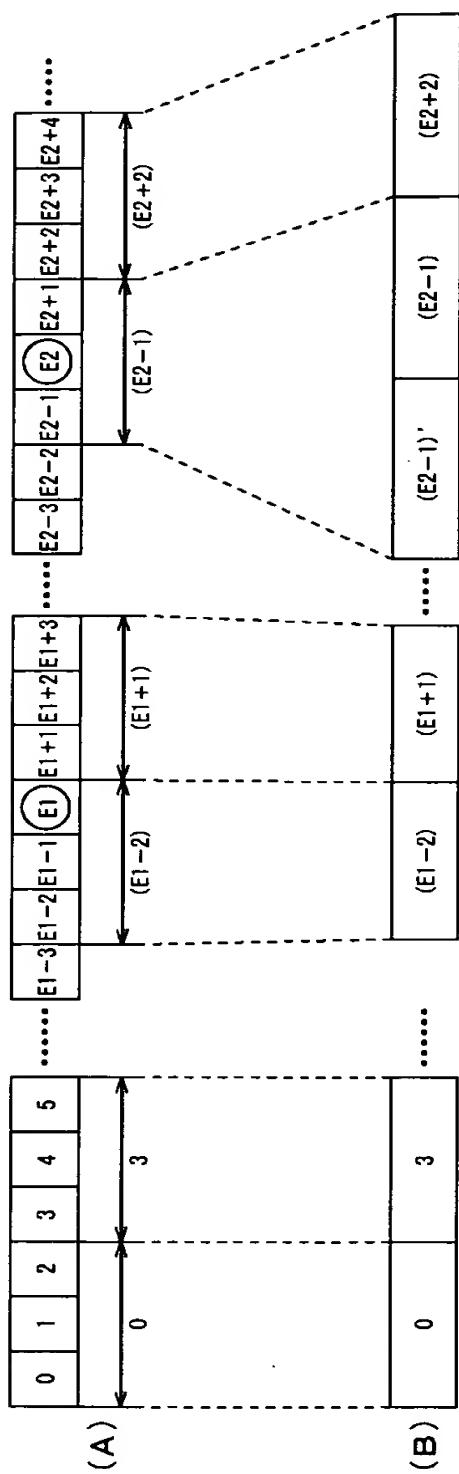
【図4】

0	1	2	3	4	5	6	...
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E2-3E2-2E2-1	E2	E2+1	E2+2E2+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E3-3E3-2E3-1	E3	E3+1	E3+2E3+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E4-3E4-2E4-1	E4	E4+1	E4+2E4+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E5-3E5-2E5-1	E5	E5+1	E5+2E5+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E6-3E6-2E6-1	E6	E6+1	E6+2E6+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E7-3E7-2E7-1	E7	E7+1	E7+2E7+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E8-3E8-2E8-1	E8	E8+1	E8+2E8+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E9-3E9-2E9-1	E9	E9+1	E9+2E9+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E10-3E10-2E10-1	E10	E10+1	E10+2E10+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E11-3E11-2E11-1	E11	E11+1	E11+2E11+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E12-3E12-2E12-1	E12	E12+1	E12+2E12+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E13-3E13-2E13-1	E13	E13+1	E13+2E13+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E14-3E14-2E14-1	E14	E14+1	E14+2E14+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E15-3E15-2E15-1	E15	E15+1	E15+2E15+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E16-3E16-2E16-1	E16	E16+1	E16+2E16+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E17-3E17-2E17-1	E17	E17+1	E17+2E17+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E18-3E18-2E18-1	E18	E18+1	E18+2E18+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E19-3E19-2E19-1	E19	E19+1	E19+2E19+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E20-3E20-2E20-1	E20	E20+1	E20+2E20+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E21-3E21-2E21-1	E21	E21+1	E21+2E21+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E22-3E22-2E22-1	E22	E22+1	E22+2E22+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E23-3E23-2E23-1	E23	E23+1	E23+2E23+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E24-3E24-2E24-1	E24	E24+1	E24+2E24+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E25-3E25-2E25-1	E25	E25+1	E25+2E25+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E26-3E26-2E26-1	E26	E26+1	E26+2E26+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E27-3E27-2E27-1	E27	E27+1	E27+2E27+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E28-3E28-2E28-1	E28	E28+1	E28+2E28+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E29-3E29-2E29-1	E29	E29+1	E29+2E29+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E30-3E30-2E30-1	E30	E30+1	E30+2E30+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E31-3E31-2E31-1	E31	E31+1	E31+2E31+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E32-3E32-2E32-1	E32	E32+1	E32+2E32+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E33-3E33-2E33-1	E33	E33+1	E33+2E33+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E34-3E34-2E34-1	E34	E34+1	E34+2E34+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E35-3E35-2E35-1	E35	E35+1	E35+2E35+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E36-3E36-2E36-1	E36	E36+1	E36+2E36+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E37-3E37-2E37-1	E37	E37+1	E37+2E37+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E38-3E38-2E38-1	E38	E38+1	E38+2E38+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E39-3E39-2E39-1	E39	E39+1	E39+2E39+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E40-3E40-2E40-1	E40	E40+1	E40+2E40+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E41-3E41-2E41-1	E41	E41+1	E41+2E41+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E42-3E42-2E42-1	E42	E42+1	E42+2E42+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E43-3E43-2E43-1	E43	E43+1	E43+2E43+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E44-3E44-2E44-1	E44	E44+1	E44+2E44+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E45-3E45-2E45-1	E45	E45+1	E45+2E45+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E46-3E46-2E46-1	E46	E46+1	E46+2E46+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E47-3E47-2E47-1	E47	E47+1	E47+2E47+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E48-3E48-2E48-1	E48	E48+1	E48+2E48+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E49-3E49-2E49-1	E49	E49+1	E49+2E49+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E50-3E50-2E50-1	E50	E50+1	E50+2E50+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E51-3E51-2E51-1	E51	E51+1	E51+2E51+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E52-3E52-2E52-1	E52	E52+1	E52+2E52+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E53-3E53-2E53-1	E53	E53+1	E53+2E53+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E54-3E54-2E54-1	E54	E54+1	E54+2E54+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E55-3E55-2E55-1	E55	E55+1	E55+2E55+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E56-3E56-2E56-1	E56	E56+1	E56+2E56+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E57-3E57-2E57-1	E57	E57+1	E57+2E57+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E58-3E58-2E58-1	E58	E58+1	E58+2E58+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E59-3E59-2E59-1	E59	E59+1	E59+2E59+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E60-3E60-2E60-1	E60	E60+1	E60+2E60+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E61-3E61-2E61-1	E61	E61+1	E61+2E61+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E62-3E62-2E62-1	E62	E62+1	E62+2E62+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E63-3E63-2E63-1	E63	E63+1	E63+2E63+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E64-3E64-2E64-1	E64	E64+1	E64+2E64+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E65-3E65-2E65-1	E65	E65+1	E65+2E65+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E66-3E66-2E66-1	E66	E66+1	E66+2E66+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E67-3E67-2E67-1	E67	E67+1	E67+2E67+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E68-3E68-2E68-1	E68	E68+1	E68+2E68+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E69-3E69-2E69-1	E69	E69+1	E69+2E69+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E70-3E70-2E70-1	E70	E70+1	E70+2E70+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E71-3E71-2E71-1	E71	E71+1	E71+2E71+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E72-3E72-2E72-1	E72	E72+1	E72+2E72+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E73-3E73-2E73-1	E73	E73+1	E73+2E73+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E74-3E74-2E74-1	E74	E74+1	E74+2E74+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E75-3E75-2E75-1	E75	E75+1	E75+2E75+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E76-3E76-2E76-1	E76	E76+1	E76+2E76+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E77-3E77-2E77-1	E77	E77+1	E77+2E77+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E78-3E78-2E78-1	E78	E78+1	E78+2E78+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E79-3E79-2E79-1	E79	E79+1	E79+2E79+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E80-3E80-2E80-1	E80	E80+1	E80+2E80+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E81-3E81-2E81-1	E81	E81+1	E81+2E81+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E82-3E82-2E82-1	E82	E82+1	E82+2E82+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E83-3E83-2E83-1	E83	E83+1	E83+2E83+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E84-3E84-2E84-1	E84	E84+1	E84+2E84+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E85-3E85-2E85-1	E85	E85+1	E85+2E85+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E86-3E86-2E86-1	E86	E86+1	E86+2E86+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E87-3E87-2E87-1	E87	E87+1	E87+2E87+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E88-3E88-2E88-1	E88	E88+1	E88+2E88+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E89-3E89-2E89-1	E89	E89+1	E89+2E89+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E90-3E90-2E90-1	E90	E90+1	E90+2E90+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E91-3E91-2E91-1	E91	E91+1	E91+2E91+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E92-3E92-2E92-1	E92	E92+1	E92+2E92+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E93-3E93-2E93-1	E93	E93+1	E93+2E93+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E94-3E94-2E94-1	E94	E94+1	E94+2E94+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E95-3E95-2E95-1	E95	E95+1	E95+2E95+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E96-3E96-2E96-1	E96	E96+1	E96+2E96+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E97-3E97-2E97-1	E97	E97+1	E97+2E97+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E98-3E98-2E98-1	E98	E98+1	E98+2E98+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E99-3E99-2E99-1	E99	E99+1	E99+2E99+1
E1-2E1-2E1-1	E1	E1+1	E1+2E1+1	E100-3E100-2E100-1	E100	E100+1	E100+2E100+1

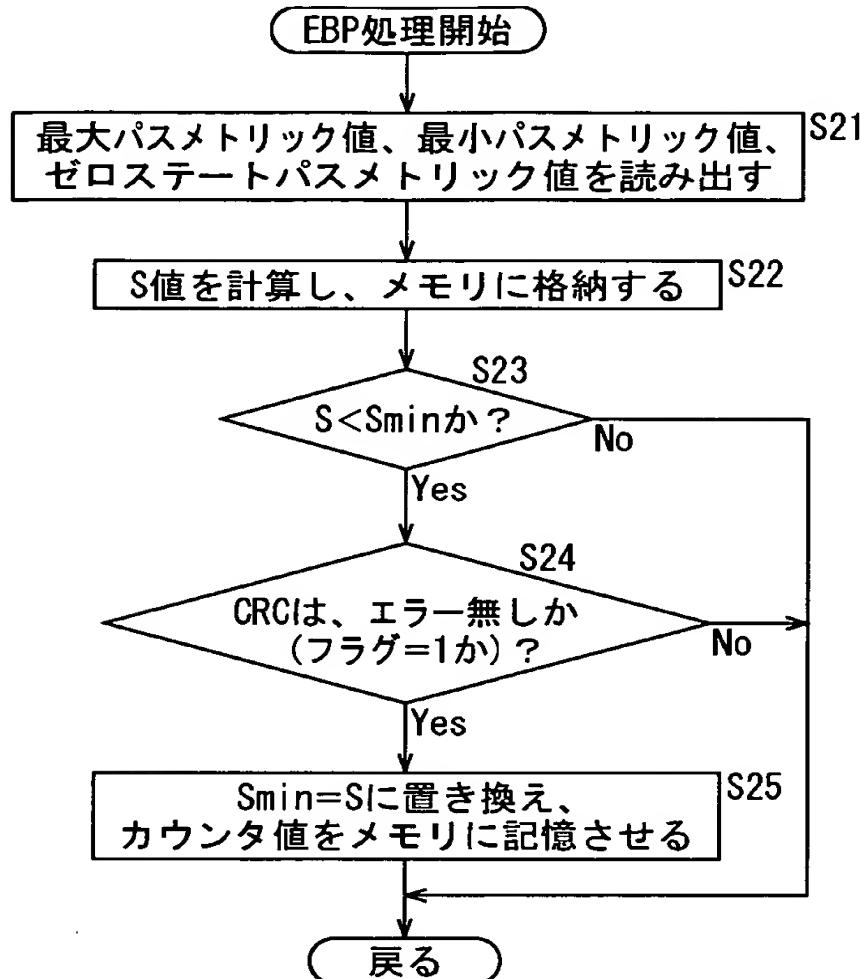
【図5】



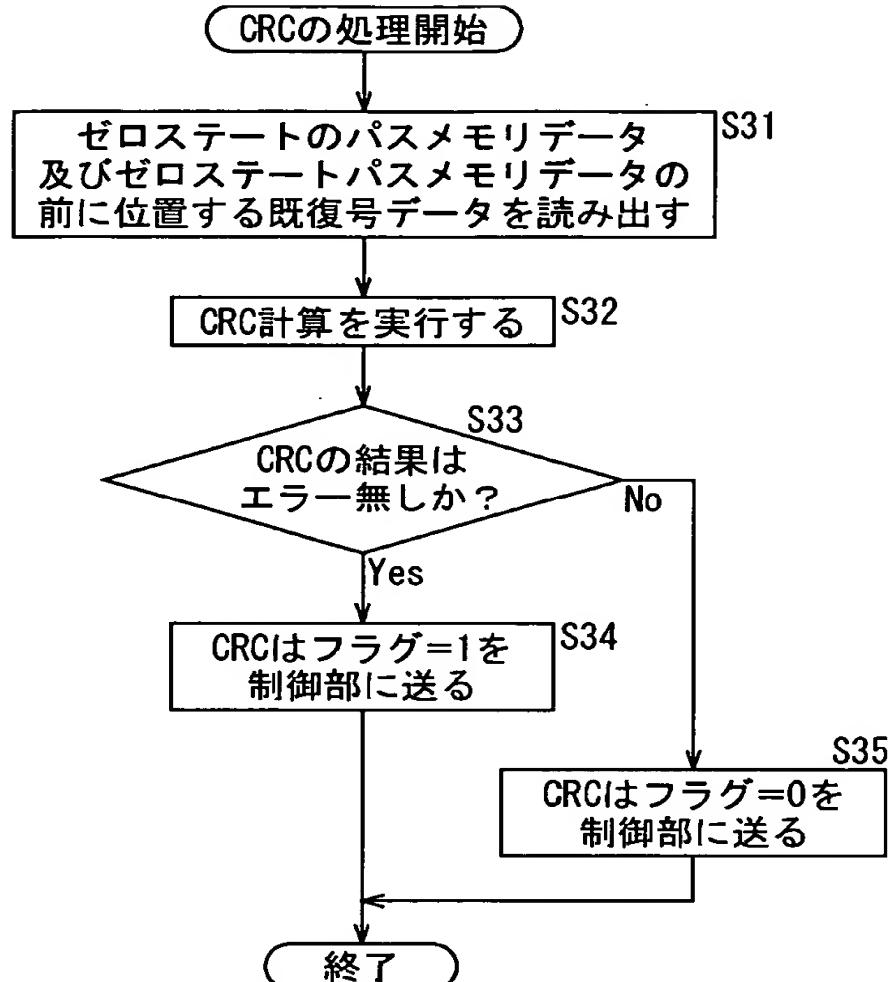
【図6】



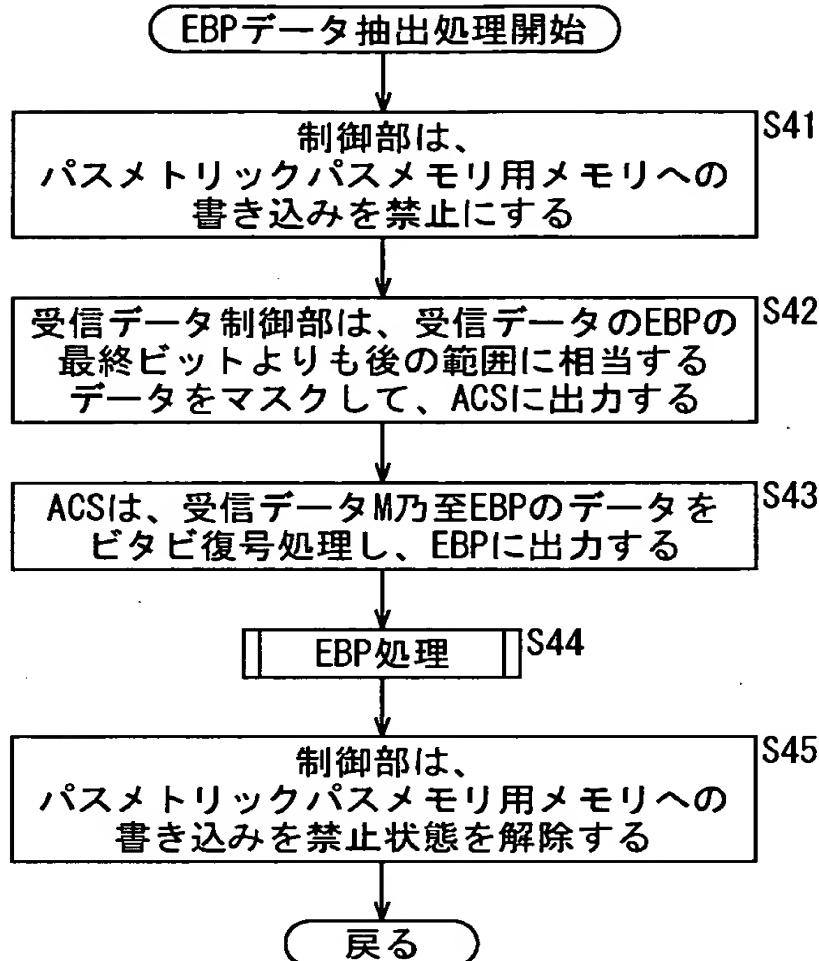
【図7】



【図8】



【図9】



【書類名】 要約書

【要約】

【課題】 ビタビ復号処理を用いてデータレートを高速に判定できるようにする

【解決手段】 受信データ0乃至E_nを先頭から順次ビタビ復号処理し、データレート判定に必要な、エンドビットポジションの可能性のある受信データE1、E2、E3、またはE_nをビタビ復号した時点で、データレート判定に必要なデータを順次抽出してデータレートを判定する。

【選択図】 図4

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社